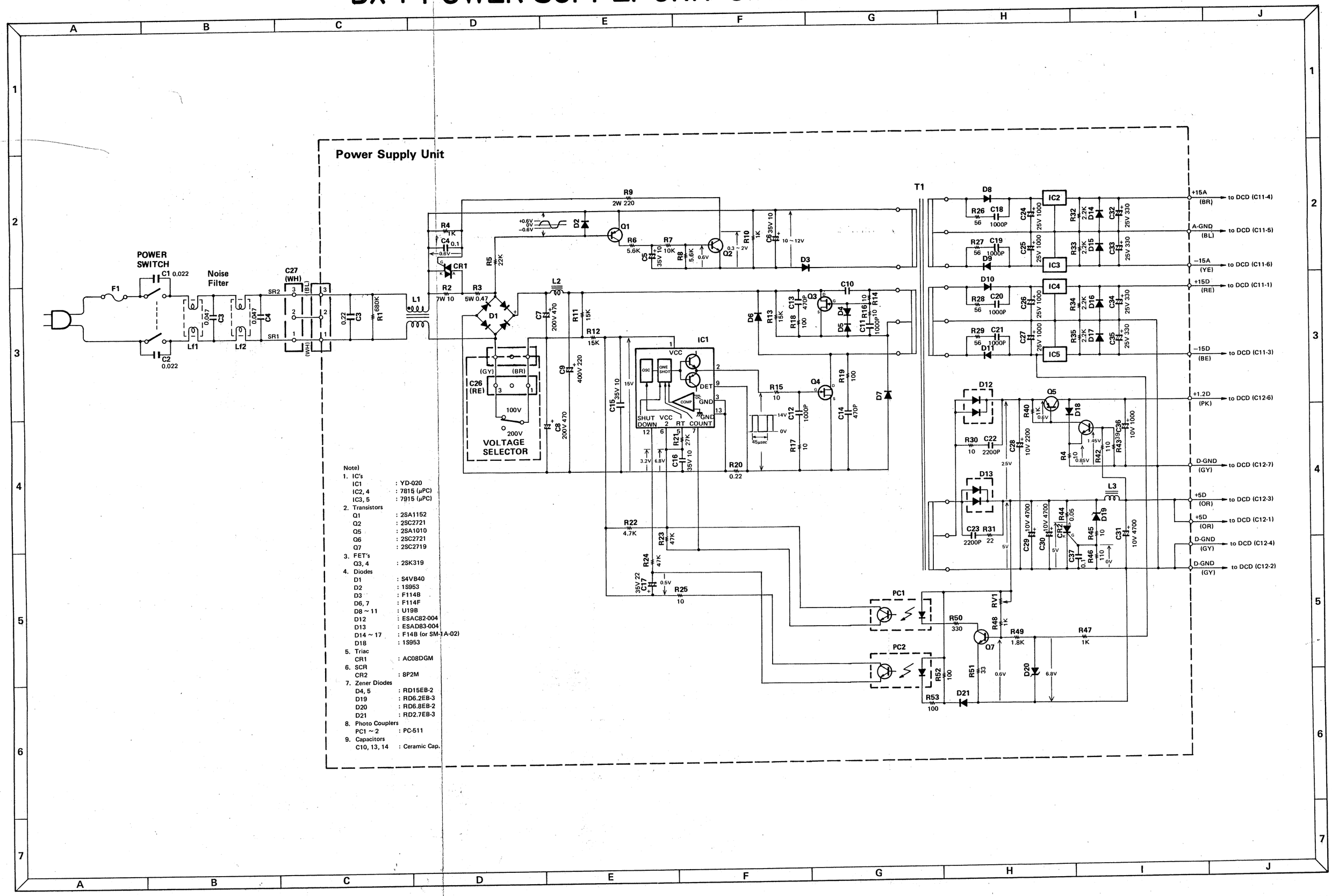
DX-1 POWER SUPPLY UNIT CIRCUIT DIAGRAM

006901

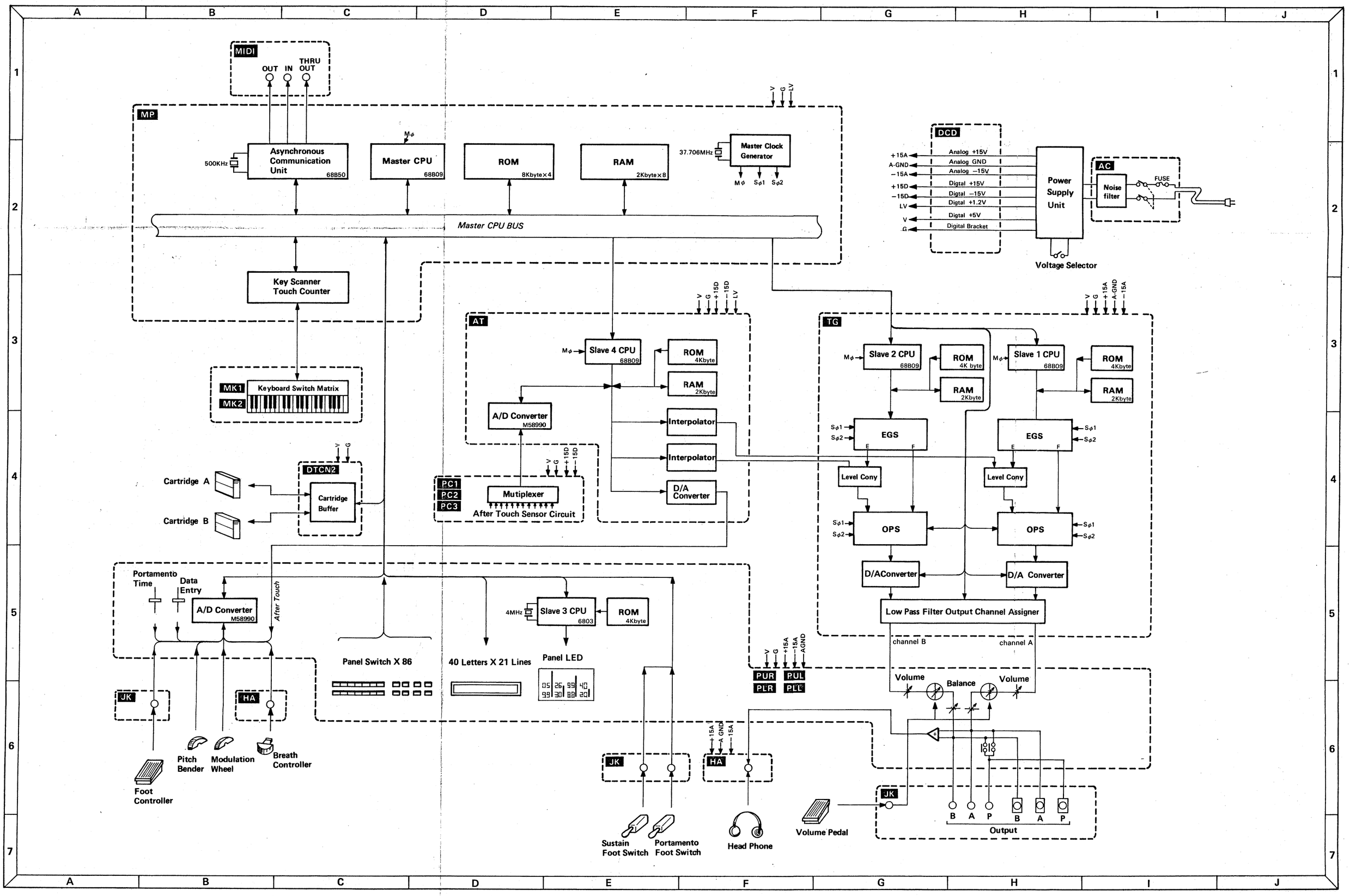


Note)

1. IC's
   - IC1 : YD-020
   - IC2, 4 : 7815 (μPC)
   - IC3, 5 : 7915 (μPC)
2. Transistors
   - Q1 : 2SA1152
   - Q2 : 2SC2721
   - Q5 : 2SA1010
   - Q6 : 2SC2721
   - Q7 : 2SC2719
3. FET's
   - Q3, 4 : 2SK319
4. Diodes
   - D1 : S4VB40
   - D2 : 1S953
   - D3 : F114B
   - D6, 7 : F114F
   - D8 ~ 11 : U19B
   - D12 : ESAC82-004
   - D13 : ESAD83-004
   - D14 ~ 17 : F14B (or SM-1A-02)
   - D18 : 1S953
5. Triac
   - CR1 : AC08DGM
6. SCR
   - CR2 : 8P2M
7. Zener Diodes
   - D4, 5 : RD15EB-2
   - D19 : RD6.2EB-3
   - D20 : RD6.8EB-2
   - D21 : RD2.7EB-3
8. Photo Couplers
   - PC1 ~ 2 : PC-511
9. Capacitors
   - C10, 13, 14 : Ceramic Cap.

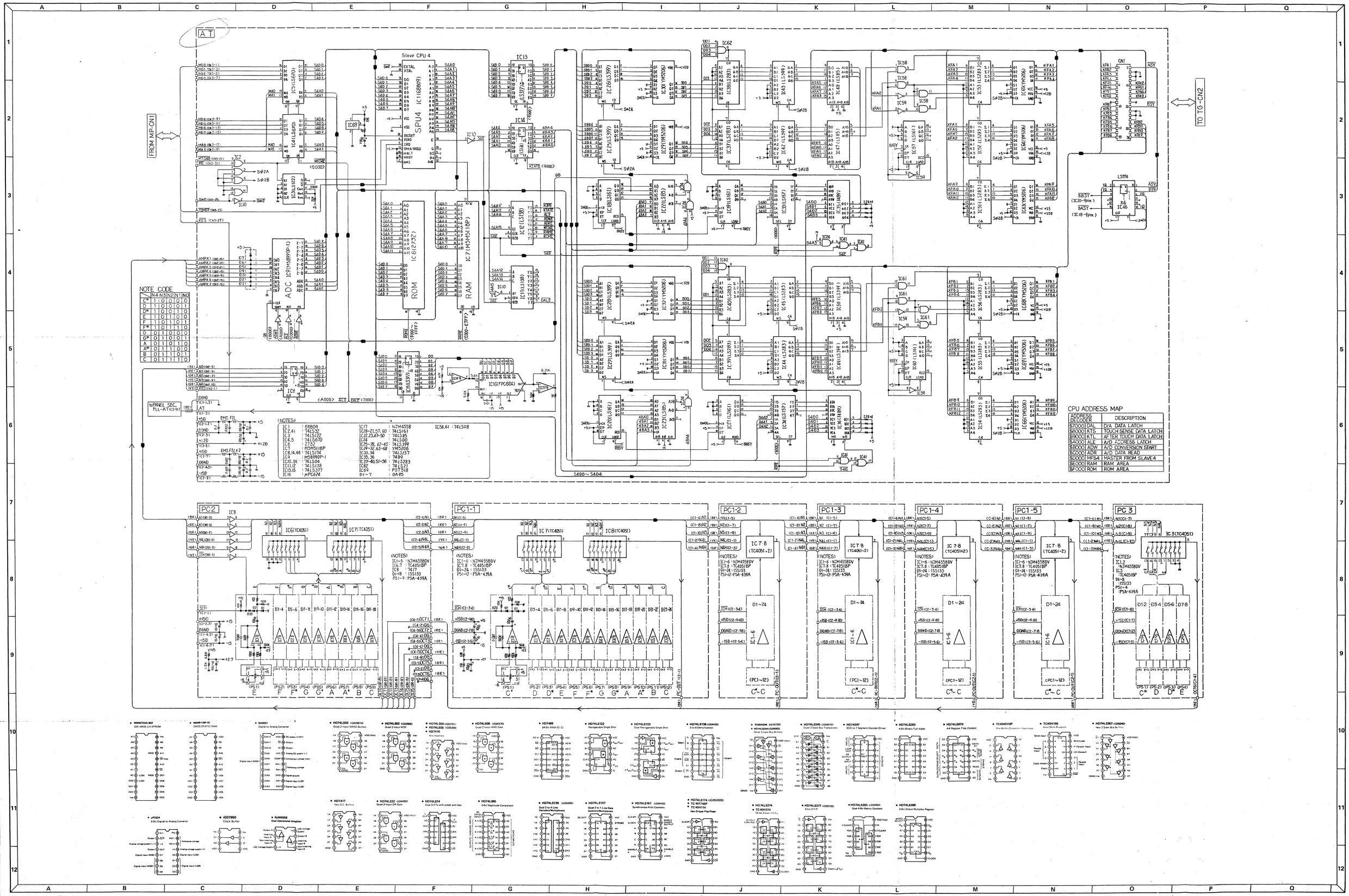
DX-1 BLOCK DIAGRAM

006901



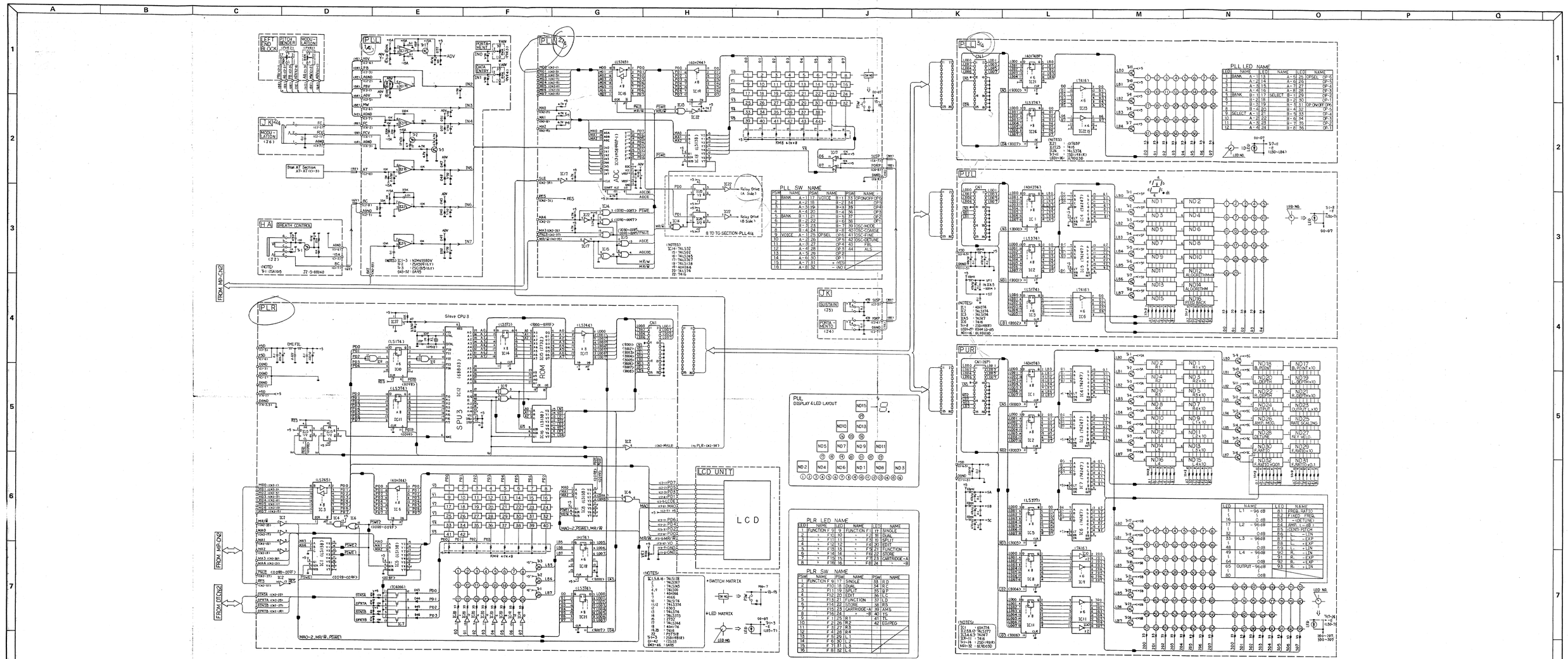
DX-I OVERALL CIRCUIT DIAGRAM (AT SECTION)

006901



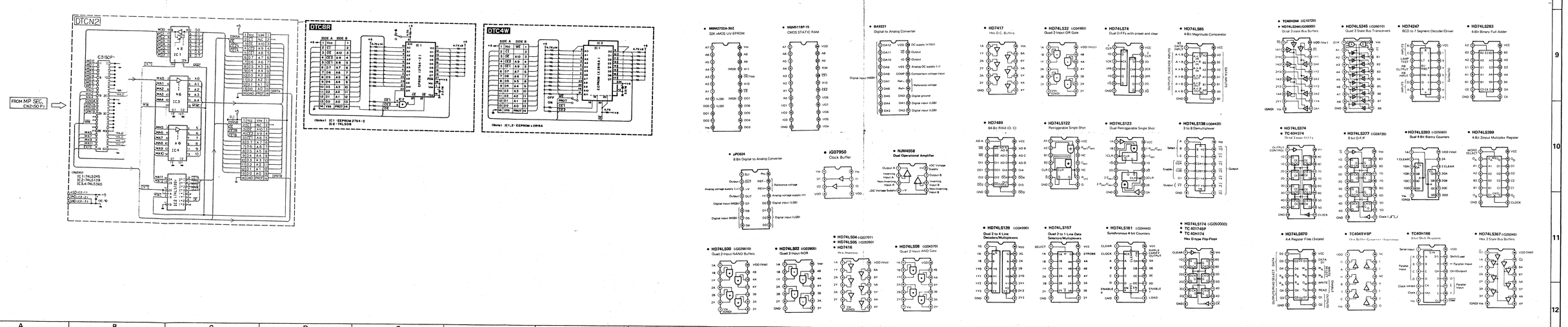
DX-I OVERALL CIRCUIT DIAGRAM (PANEL SECTION)

006901



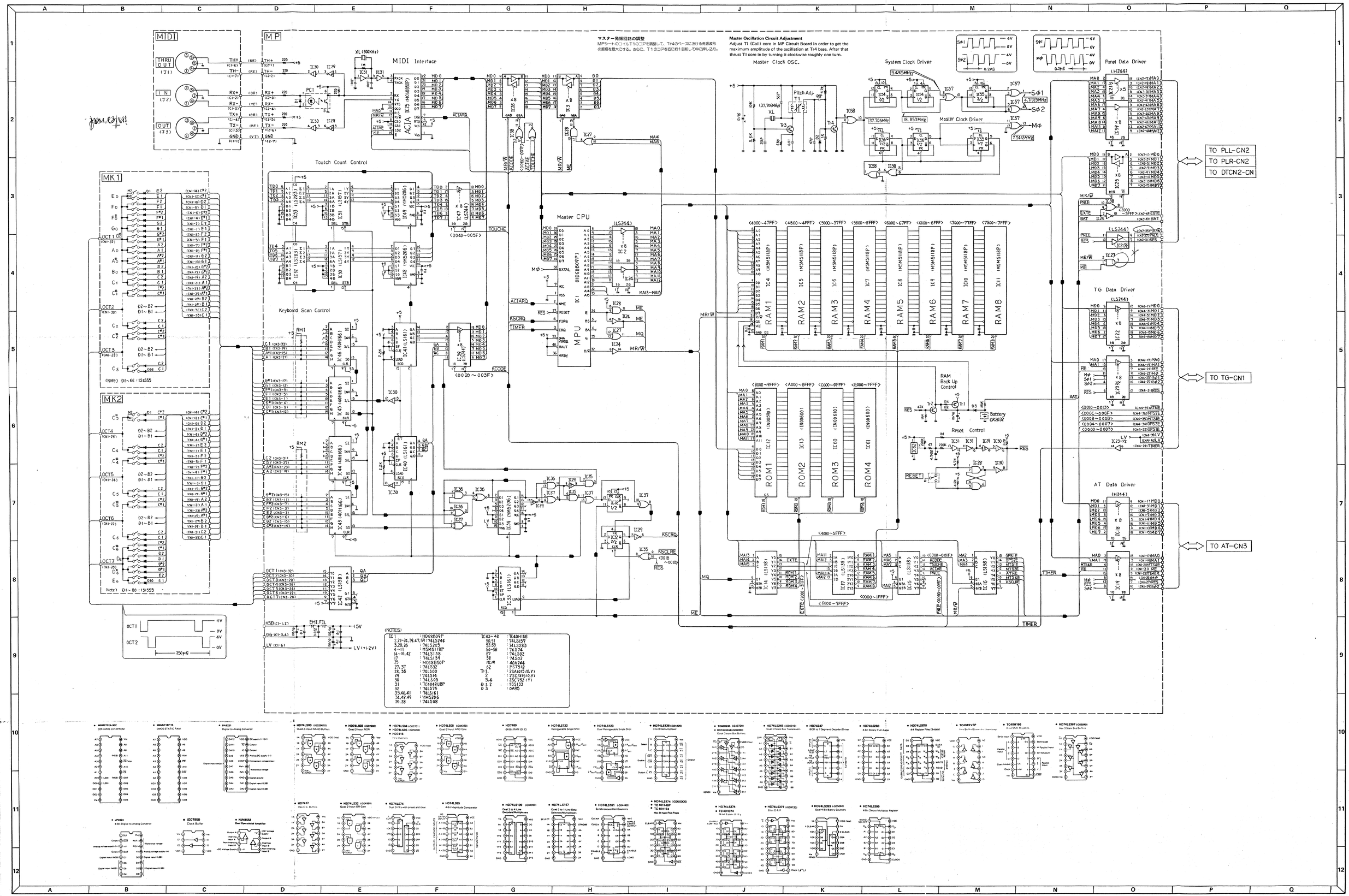
LCDディスプレイのコントラストの調整
PLRシートのVR1を調整して、LCDのディスプレイのコントラストを見やすい状態にする。

LCD Display Contrust Adjustment
Adjust VR1 on PLR Circuit Board in order to get sufficient LCD Display contrust to see easily.



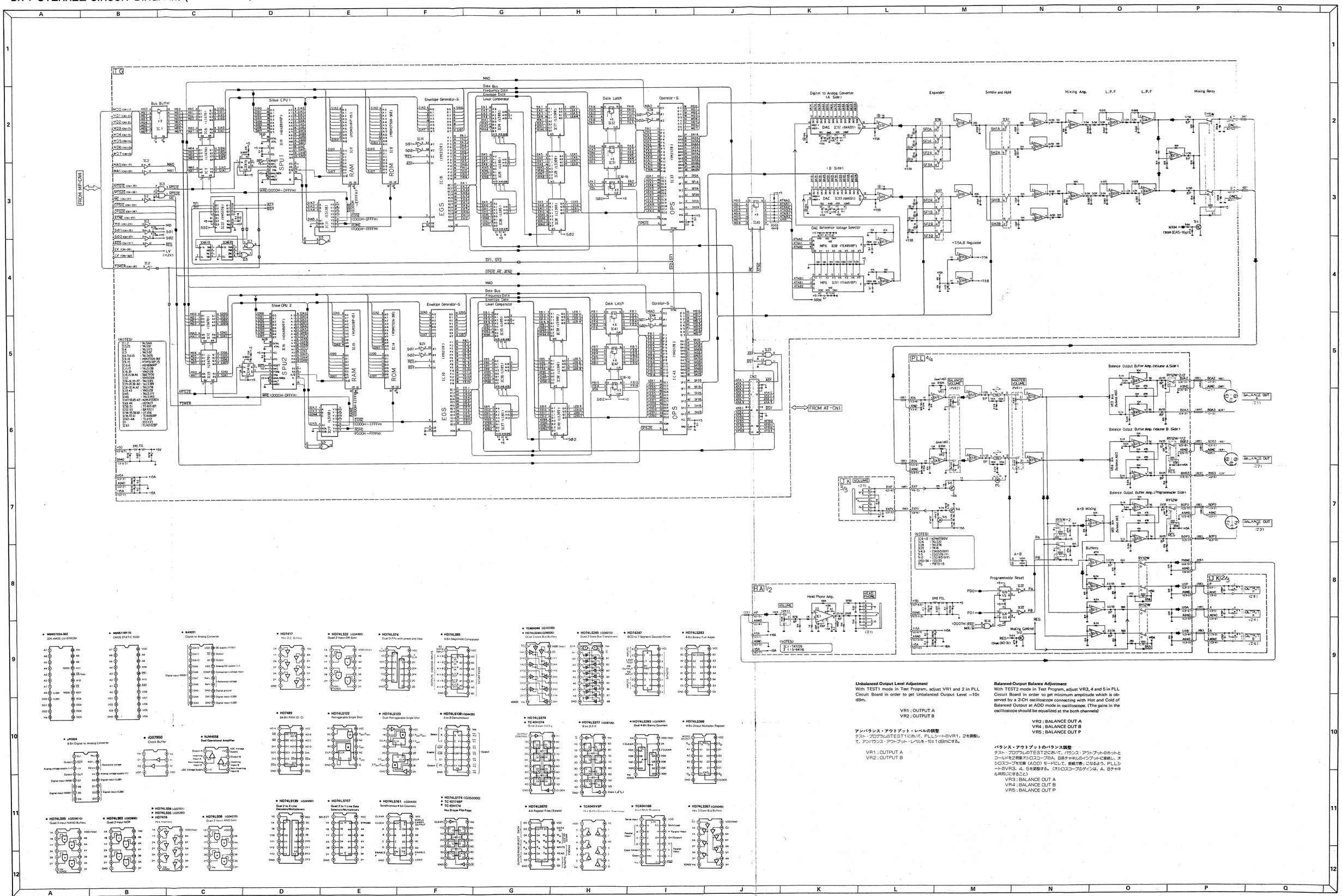
DX-I OVERALL CIRCUIT DIAGRAM (MP SECTION)

006901



DX-I OVERALL CIRCUIT DIAGRAM (TG SECTION)

006901



Unbalanced Output Level Adjustment
With TEST1 mode in Test Program, adjust VR1 and 2 in PLL Circuit Board in order to get Unbalanced Output Level −10± dBm.

VR1 : OUTPUT A
VR2 : OUTPUT B

アンバランス・アウトプット・レベルの調整
テスト・プログラムのTEST1において、PLLシートのVR1、2を調整して、アンバランス・アウトプット・レベルを−10±1dBmにする。

VR1 : OUTPUT A
VR2 : OUTPUT B

Balanced-Output Balance Adjustment
With TEST2 mode in Test Program, adjust VR3, 4 and 5 in PLL Circuit Board in order to get minimum amplitude which is observed by a 2-CH oscilloscope connecting with Hot and Cold of Balanced Output at ADD mode in oscilloscope. (The gains in the oscilloscope should be equalized at the both channels)

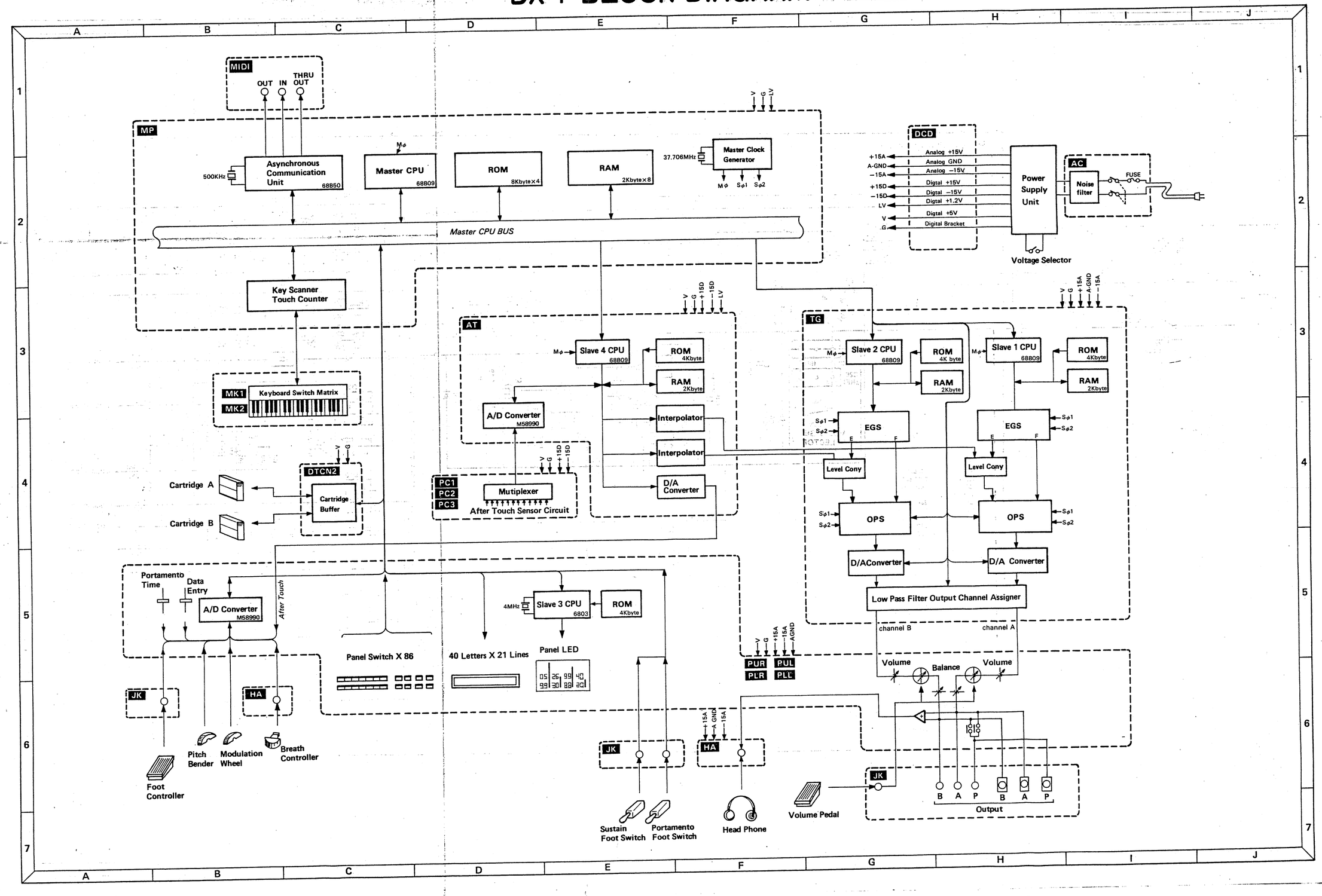
VR3 : BALANCE OUT A
VR4 : BALANCE OUT B
VR5 : BALANCE OUT P

バランス・アウトプットのバランス調整
テスト・プログラムのTEST2において、バランス・アウトプットのホットとコールドを2現象オシロスコープのA、Bチャンネルのインプットに接続し、オシロスコープを加算（ADD）モードにして、最幅が最小になるよう、PLLシートのVR3、4、5を調整する。（オシロスコープのゲインは、A、Bチャンネル共同にしてすること）

VR3 : BALANCE OUT A
VR4 : BALANCE OUT B
VR5 : BALANCE OUT P

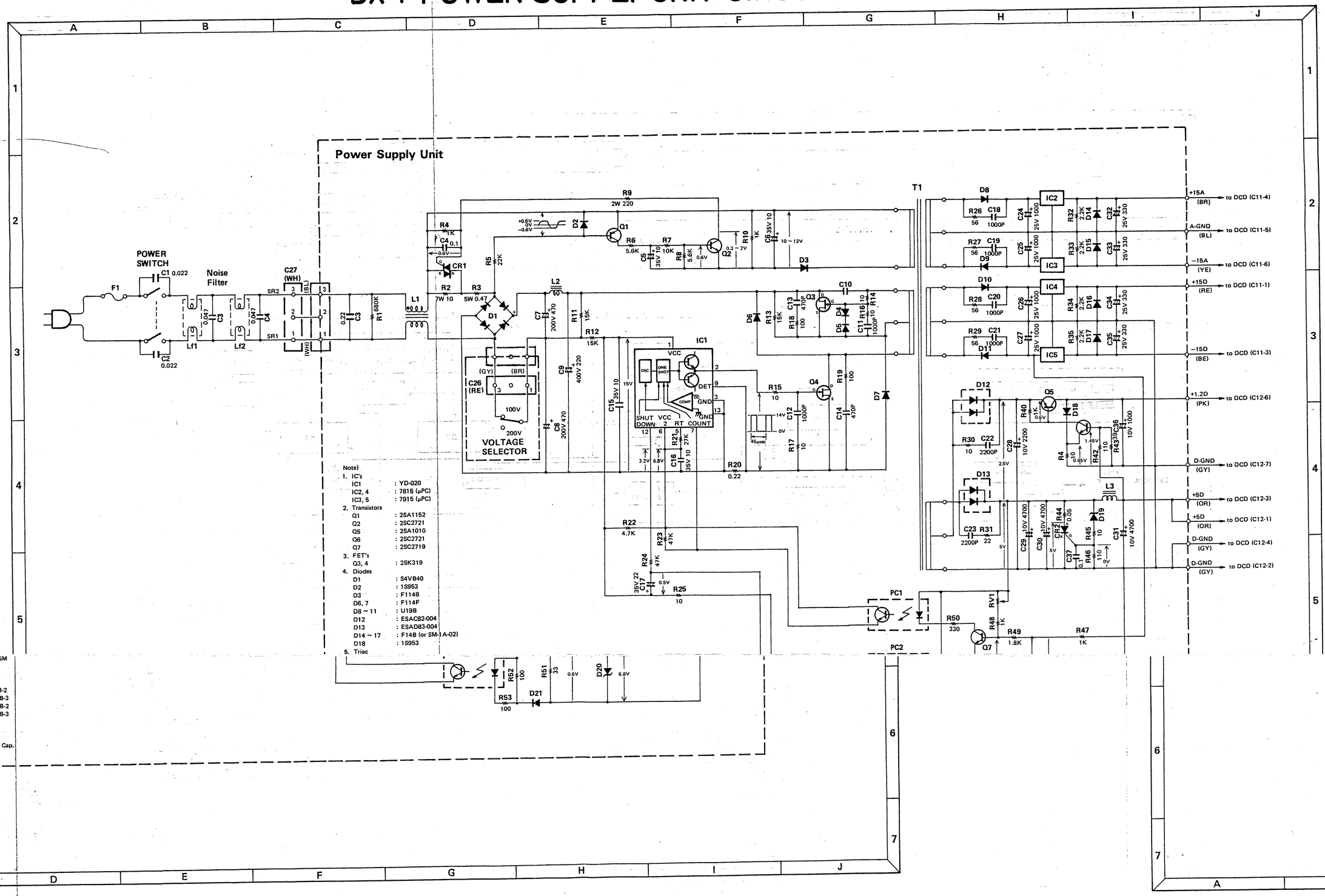
DX-1 BLOCK DIAGRAM

006901



DX-1 POWER SUPPLY UNIT CIRCUIT DIAGRAM

006901



Note)

1. IC's
   - IC1 : YD-020
   - IC2, 4 : 7815 (μPC)
   - IC3, 5 : 7915 (μPC)
2. Transistors
   - Q1 : 2SA1152
   - Q2 : 2SC2721
   - Q5 : 2SA1010
   - Q6 : 2SC2721
   - Q7 : 2SC2719
3. FET's
   - Q3, 4 : 2SK319
4. Diodes
   - D1 : S4VB40
   - D2 : 1S953
   - D3 : F114B
   - D6, 7 : F114F
   - D8 ~ 11 : U19B
   - D12 : ESAC82-004
   - D13 : ESAD83-004
   - D14 ~ 17 : F14B (or SM-1A-02)
   - D18 : 1S953
5. Triac
   - CR1 : AC08DGM
6. SCR
   - CR2 : 8P2M
7. Zener Diodes
   - D4, 5 : RD15EB-2
   - D19 : RD6.2EB-3
   - D20 : RD6.8EB-2
   - D21 : RD2.7EB-3
8. Photo Couplers
   - PC1 ~ 2 : PC-511
9. Capacitors
   - C10, 13, 14 : Ceramic Cap.